KAGRAで 回路を使うにあたって

2018/6/14(木)

AELグループチーフ: 宮川 治

- AEL(Analog Electronics)グループの第一の使命は、KAGRAで動かす回路を製作すること。
- 組み立て、検査など、かつてはシフトで募集していたが、現在は積極的には募集していない。
- 理学系の学生がAELグループのメンバーになることはあまりありませんが、過去に東工大の学生が回路グループで活躍したことがあります。
- 工学系の学生でもし興味がある人は歓迎します。

- それでも実験をする限り、理学系の学生も回路を触る必要があります。
- すでに大量の回路が存在しています。新たに作るより、既存の回路をいかに使うかというのがメインになると思います。
 - 回路のラックへの組み込み
 - 配線
 - 回路の検査
 - 回路を実際に動かす
 - 回路のデバッグ、ノイズハンティング
 - 回路の改造

KAGRA S番号への記録

- すべての基板、シャーシにS番号が記載されている。
- JGWDocでその番号を引くと、回路図まで辿りつける。
- 場所を移動した際は必ず、「移動先、日にち、責任者」をきちんと該当するS番号に書き込む。
- 全ての改造等も「必ず」S-numberに記録する。
- 個々の回路に固有の測定データもS-numberに記録してもよい。

ICRR
Institute for Cosmic Ray Research
University of Tokyo

JGW-S1605214-v0
BNC-Dsub Converter (ADC) Chassis Top Assembly

Document #: JGW-S1605214-v0
Document type: S
Submitted by: Katsuhiko Shimode
Updated by: Katsuhiko Shimode
Document Created: 19 May 2016, 13:07
Contents Revised: 19 May 2016, 13:07
DB Info Revised: 20 May 2016, 10:28

Abstract:
Assembly drawing BNC => for Dsub Converter (ADC) Board.

Files in Document:
None

Topics:
• Activity:KAGRA
• Detector:Circuits

Authors:
• Katsuhiko Shimode

Notes and Changes:
2016/05/16 Installed in
• DsubBnc ADC(16ch)Interface Board S1604956
2016/05/20
• Normal continuity test

Viewable by:
• [upload](#)

Modifiable by:
• [upload](#)

Related Documents:
• JGW-D1604781: [BNC-Dsub Converter \(ADC\) Chassis Top Assembly](#)
• JGW-S1604956: [BNC-Dsub Converter \(ADC\) Board_S_No.\(B_No.163001\)](#)

Username:
Password:

Buttons: Create a new version, Change DB Info, Watch Document

[DocDB Home] [Upload Document] [Reserve Number] [Search] [Recent Changes] [Public Site] [Help]

DocDB Version 8.7.0, contact [Document Database Administrators](#)

- 回路は丁寧に扱ってください。
 - グランドループを考えて
 - 回路のジャンパーを触ろう
-
- KAGRAで使う回路の回路図を読もう。
 - 自分の実験ではできるだけ回路を作ってみよう。
 - おすすめ書籍: [計測のためのアナログ回路設計](#)
 - オシロとスペアナは自分の手足のように使えるようになってください。

- Moku:lab
- スペアナ
- オシロスコープ
- LRCメーター
- 自由に使ってください。ただし、回路室から持ち出すときはノートに記録をお願いします。
- なお、回路室の部品は、テスト開発、改造などが主な目的です。大量に製作する場合などは必ず自分たちで部品など発注するようにしてください。

品名	数量	使用日	発注予定日	発注日	使用場所	氏名	所属	備考
Name	Number of Use	Use Date	Due Date	Order Date	Place of Use	Name	Department	Remarks
	20多量(Many)	2016/4/1	-	-	-	00 00	NAOJ	
	10	2016/4/1	2016/4/1	2016/4/1	ALPPA	00 00	AKK	
M3x8 Flat ネジ M3x8 Flat screw	2	2016/4/1	2016/4/1	2016/4/1	ALPPA	00 00	KUR	
BHCオス (LEMO) スocket BHC(male) LEMO(female) Connector socket	1	2016/4/1	2016/4/1	2016/4/1	ALPPA	00 00	AKK	
はんだこて(型番) Soldering iron	4	2016/6/1	-	-	ALPPA	00 00	ICRR	
圧着端子								

2018/6/14 AEL group at KAGRA

- KAGRAの回路
 - KAGRAの回路は計算機でのリモートコントロールが前提
 - 差動入出力
 - 100nV/rHz以下の小さい信号は可変アンプ (VGA) であらかじめ増幅してから転送
 - 典型的なVGA, Whitening filterが用意されている
 - Branch ground
 - 信号: D-SUB9ピン及び15ピンケーブルを使用
 - 電源: DC18Vと24VをD-SUB3ピンで供給
- D-SUBケーブルの仕様: JGW-T1402331

Appendix

基本的にはまずは所属のチーフに相談してください。

1. 原則として各サブグループから依頼があった回路の製作を受け付ける
2. 各サブグループが独自に回路を作りたい場合はそれを妨げない、但し端子やケーブルなど、共通化できる部分は考慮してもらおう
3. 各サブグループに回路図までは最低出してもらおう
 - 概念だけで、このようなものを作って欲しいというのは原則受け付けない
 - 計算機でのリモートコントロール等を初めから考慮してデザインしてもらおう
4. LIGOなど既存の回路図があれば出来るだけ提案する

- LIGO DCCを参考にするといい
 - <https://dcc.ligo.org>
 - 大量の回路図が公開されている
 - Altiumのファイルもアップされている
 - 計算機との親和性が高い
 - パネルなどのデザインも検索可能
- Altiumが必要な場合は要連絡
 - ただし操作をマスターするだけで結構大変

1. ターゲットサブシステムの確認
2. 入力信号と出力信号の確認
 - D-SUB9pinで幾つの入出力が必要か見積もる
3. 必要な回路の種類の確認
4. 必要な回路の数の確認
5. 必要な時期
6. 予算
7. できた回路の検査体制
8. 作ったあとの管理(S/N、場所、改変記録)

1. 製作依頼:それぞれのサブシステム→ AEL
 - 参照: <http://gwwiki.icrr.u-tokyo.ac.jp/JGWwiki/KAGRA/Subgroups/AEL/RequestOfProduction>
2. 回路設計 → それぞれのサブシステムが担当
 - 参考回路図の紹介-> LIGO DCC: <https://dcc.ligo.org/dcc>
3. 基板図の配線 → それぞれのサブシステム or AEL
4. 部品購入 → 特殊なものを除き基本的にAEL
5. 基板製作、部品配置とハンダ付け→ AEL
6. パネルのデザイン→ それぞれのサブシステム or AEL
7. パネルの製作 → AEL
8. 組込みと配線 → AEL
9. S-numberの割り当て→ AEL
10. 検査 → それぞれのサブシステム or AEL

- KAGRAで標準で使っているCADソフト。ライセンスが必要な人は要連絡。
- 回路図から基板図まで書くことができ、業者に発注できる。

- 専用ソフト(Win, Mac)でデザイン
- ほぼ必要な形状はそろっている(ex. D-SUB、KAGRAのロゴなど)
- 大きさと、加工数で値段が決まるが、ソフト上で値段も分かる(ただしアメリカからの送料はかかる)
- 発注して1週間程度で到着