



計算機を利用したLCGTの制御

2011/9/18(日) 日本物理学会2011年度秋期大会
於 弘前大学

宮川 治、大石奈緒子、斎藤陽紀、三代木伸二(東大宇宙線研)、
和泉究(東大天文)
麻生洋一(東大理)、
端山和大(国立天文台)、
LCGT collaboration



LCGTに必要な計算機による制御

1. **リアルタイム制御**としての役割
 - 複雑な多自由度制御への対応
2. **重力波データ取得システム**としての役割
 - 制御信号＝重力波データ
3. **干渉計調整システム**としての役割
 - 感度向上までの時間短縮
4. **干渉計自動運転**としての役割
 - 安定した観測体制
5. **各種情報収集システム**としての役割
 - 多チャンネル信号の自動割り振り



デジタル制御システムの設計

- 早いシステムだけならDSP (TAMAで実績有り)、FPGAなどがある
- 多数の自由度が独立でなく、互いにカップルするな複雑な系を扱えるような柔軟なインターフェースを実現する必要がある



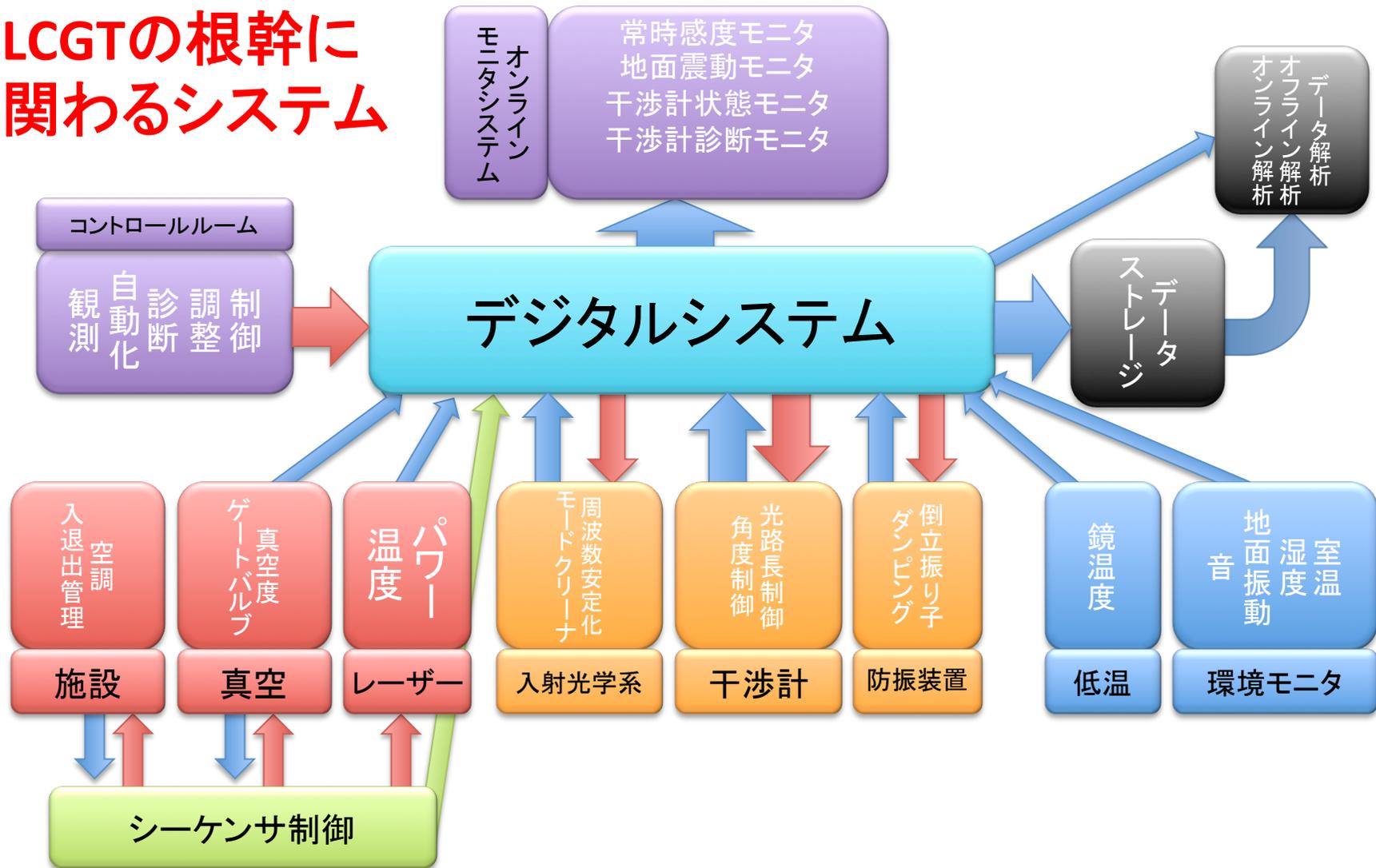
一般的なサーバクラスの計算機を利用

- アナログフィルタをデジタルフィルタに置き換えるだけではない
- ADCとDACが良ければいいというわけではない
- 実装するソフトウェアが必要な役割を占める
- 3kmの腕を結ぶのと、多数の信号を扱うために、複数の計算機が必要になる
 - 計算機一台だけならそれほど難しくはないが、二台目をつなげるとリアルタイム制御はとたんに難しくなる



各種サブシステムとの関連

LCGTの根幹に関わるシステム



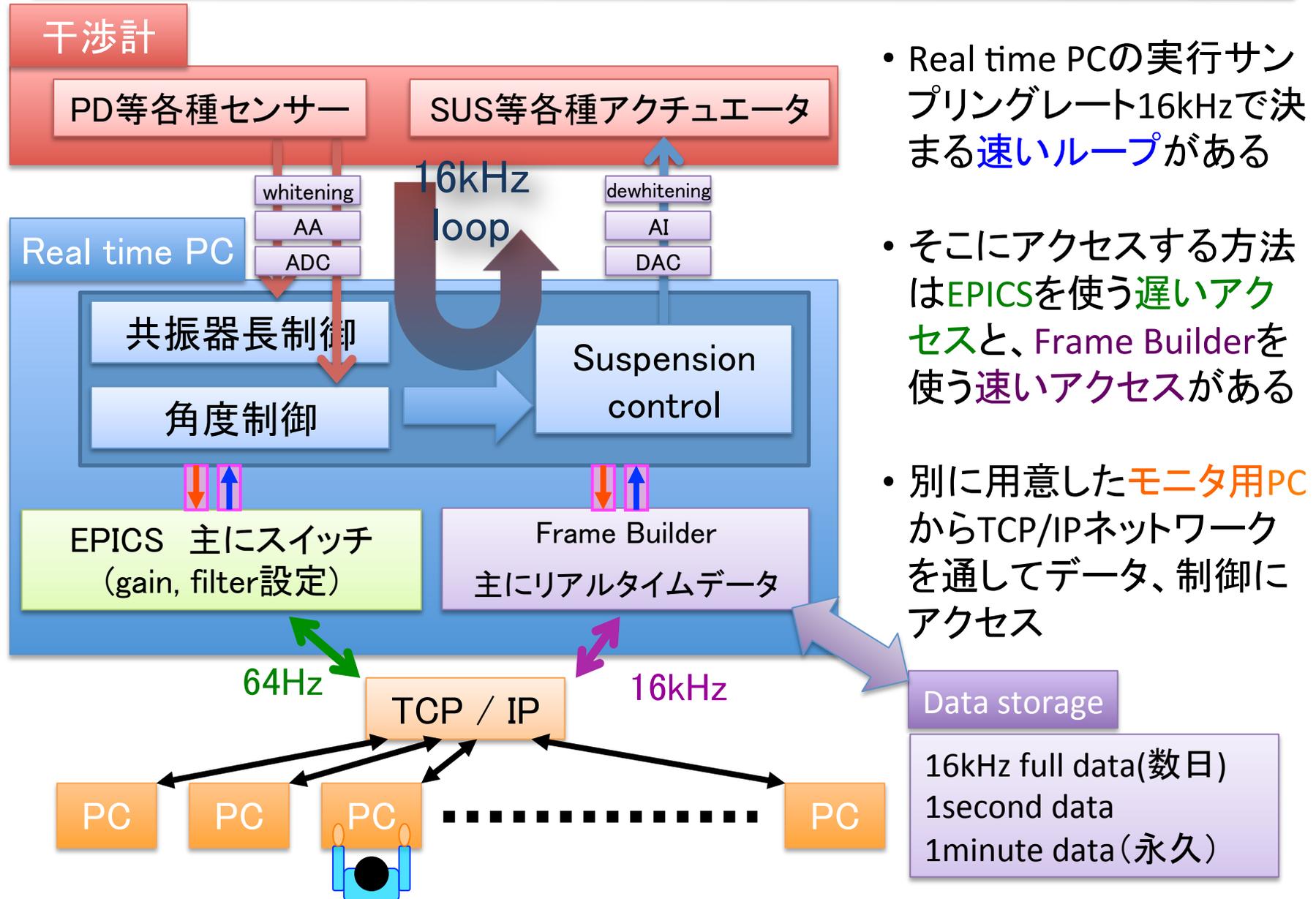


実装される機能

- リアルタイム制御->LIGOとの共同開発
 - Matlab、Simulin上のライブラリを開発
- チャンネル管理->EPICS
 - 数万に及ぶチャンネル命名のルール及び自動化
- 制御、調整、診断用アプリケーション
 - フィルター、モニター、オシロ、FFT、network analyzer
- 自動、遠隔捜査
 - スクリプト等による干渉計制御



重力波検出器のための 計算機によるリアルタイム制御の概念図





Global and internal requirements

Global requirements

- Observation bandwidth >5kHz
- Dynamic range >120dB
- Control bandwidth >200Hz
- Number of channels >1024
- Number of output channels >256

Internal requirements

Item	Requirements	Comment
Sampling rate	$\geq 16384\text{Hz}$	65536Hz at ADC, then decimated to 16384Hz
ADC bit resolution	$\geq 16\text{bit}$	
Dynamic range of input	$\geq \pm 15\text{V}$	Differential input
Dynamic range of output	$\geq \pm 10\text{V}$	Differential output
ADC noise	$< 3\mu\text{V}/\text{rHz}$	Effectively reduced by whitening filter
DAC noise	$< 3\mu\text{V}/\text{rHz}$	Effectively reduced by dewatering filter
time delay	$< 100\mu\text{sec}$	For >200Hz UGF
Input channel numbers	$> 2048\text{ch}$	(16kHz: >128ch, 2kHz: >512ch, 64Hz >1024ch)
Output channel numbers	$> 512\text{ch}$	For mirrors, seismic attenuators, PZTs etc.
Stored channel numbers	16kHz: >64ch, 2kHz: >512ch, 64Hz >1024ch, 16Hz >10000ch	$\sim 300\text{TB}/\text{year}$

Provides a robust and flexible platform to IFO and all subsystems for **control, monitor, diagnostic, switch** during **installation, commissioning, operation, observation**



計算機のスペック

Real time front-end ~20台

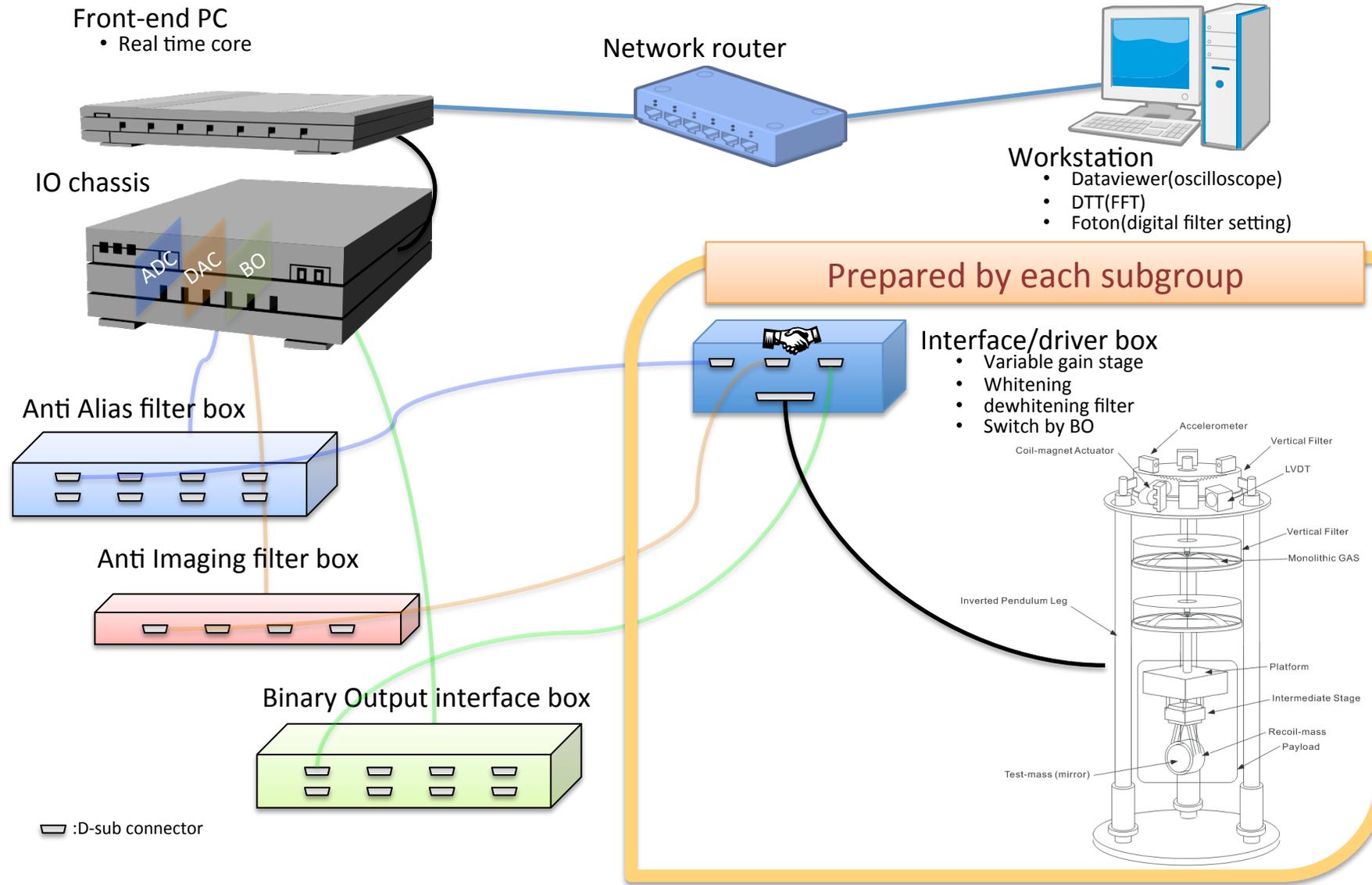
- SUPER MICRO社製2U PC、3GHz 4core Xeon x 2
- PCIe bus + Expansion chassis(20 PCIe bus)
- General Standards社製ADC/DACカード, CONTEC社製Binary Outputカード
- Gentoo Linux + real time patch
- RT core + EPICS
- Matlab + Simulink (リアルタイムコード生成)

Client workstation (General PC like DELL) with very strong user applications ~10台

- Ubuntu Linux
- User applications for epics: monitor/controller (MEDM)
- User applications for RT signals: digital filter composer (foton), multiple channel oscilloscope (dataviewer), FFT, network analyzer (DTT)
- Script tools for Automatic operation



Connecting subsystems into digital system





実際の導入の流れ

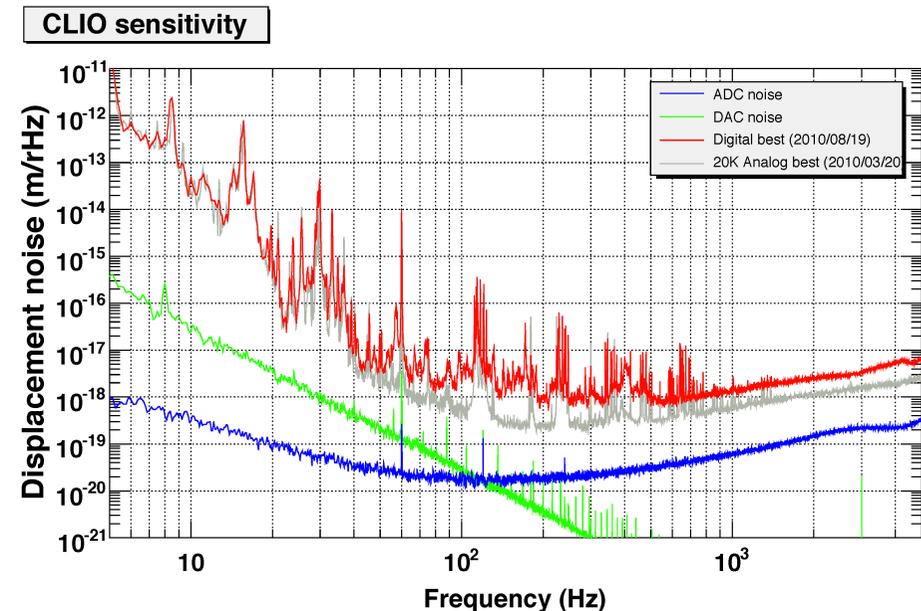
- ハードウェア
 1. 計算機のセットアップ (Linux+リアルタイムコード+EPICSなどの各種ソフト)
 2. PCIe拡張ボックスにADC/DACカードをのせる
 3. タイミング信号によるカードの同期
 4. Anti Aliasing/Anti Imaging, whitening/dewhiteningなどの各種フィルター回路の準備
- ソフトウェア
 1. 制御対象にあわせたリアルタイムコードを書く (Matlab上)
 2. MEDM(制御を見渡すためのGUI)画面を作る
 3. 制御対象の入力信号(ADC)と出力信号(DAC)を配線をして、実際の制御をかける
 4. 各種測定、パラメータの調整、自動化など



CLIOでのデジタル制御(2009~)

位置づけ: LCGTの干渉計制御のプロトタイプテスト

- ☑ CLIO用デジタルシステムのLIGOとの共同開発の準備
 - ☑ Requirements
 - ☑ MOU
- ☑ Real time systemの開発
 - ☑ 計算機及びPCIe拡張ボックスの日本での入手とのセットアップ
 - ☑ ADC/DAC/Binary output等の入出力カードの日本での入手と動作確認
 - ☑ 制御対象にあわせたReal time codeを書く(Matlab上)
 - ☑ MEDMによるGUIでのヒューマンインターフェースの準備
- ☑ AA/AI/Whitening/Dewhitening回路の初期開発、テスト、デバッグ
 - ☐ Lock acquisition
 - ☑ 光路長制御のMass lockのループを完全にDigital制御で置き換え完了
信号→whitening→AA→ADC→Real time PC→DAC→AI→Dewhitening→Actuator
 - ☑ 線形化、入射パワーによる規格化などのAdvanced lock
 - ☐ MCロックアキュイジションのスク립ト化
 - ☐ 一本目の腕まで含めた、フルオートロックシステム
 - ☑ Calibration、常時感度モニタ
 - ☑ Whitening/DewhiteningによるADC/DACノイズの低減
 - ☑ CLIOレベルの感度で実用的に稼働可能かどうかのチェック
 - ☐ アライメント
 - ☑ Pico motor driverの開発
 - ☑ QPDオートセンタリングシステム
 - ☐ 初期フルアライメントシステム(腕を含む)
 - ☐ 温度、湿度、ダスト、音、地面振動などのSlow信号モニター
(年単位のデータ蓄積)
 - ☐ オートNoise Budge
 - ☑ その他R&Dへの応用 → LSPIの制御にも使用





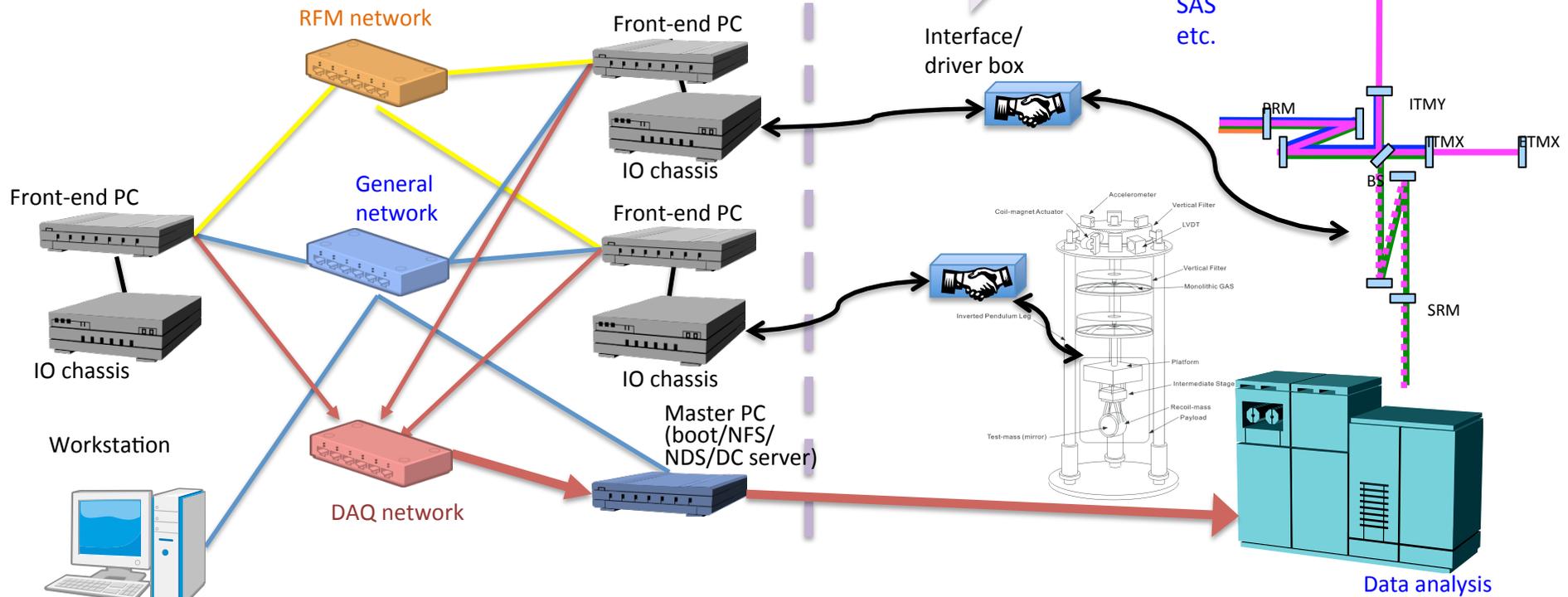
Overview of digital system network

Building a whole digital system with various network

Providing a platform for signal input/output

Application

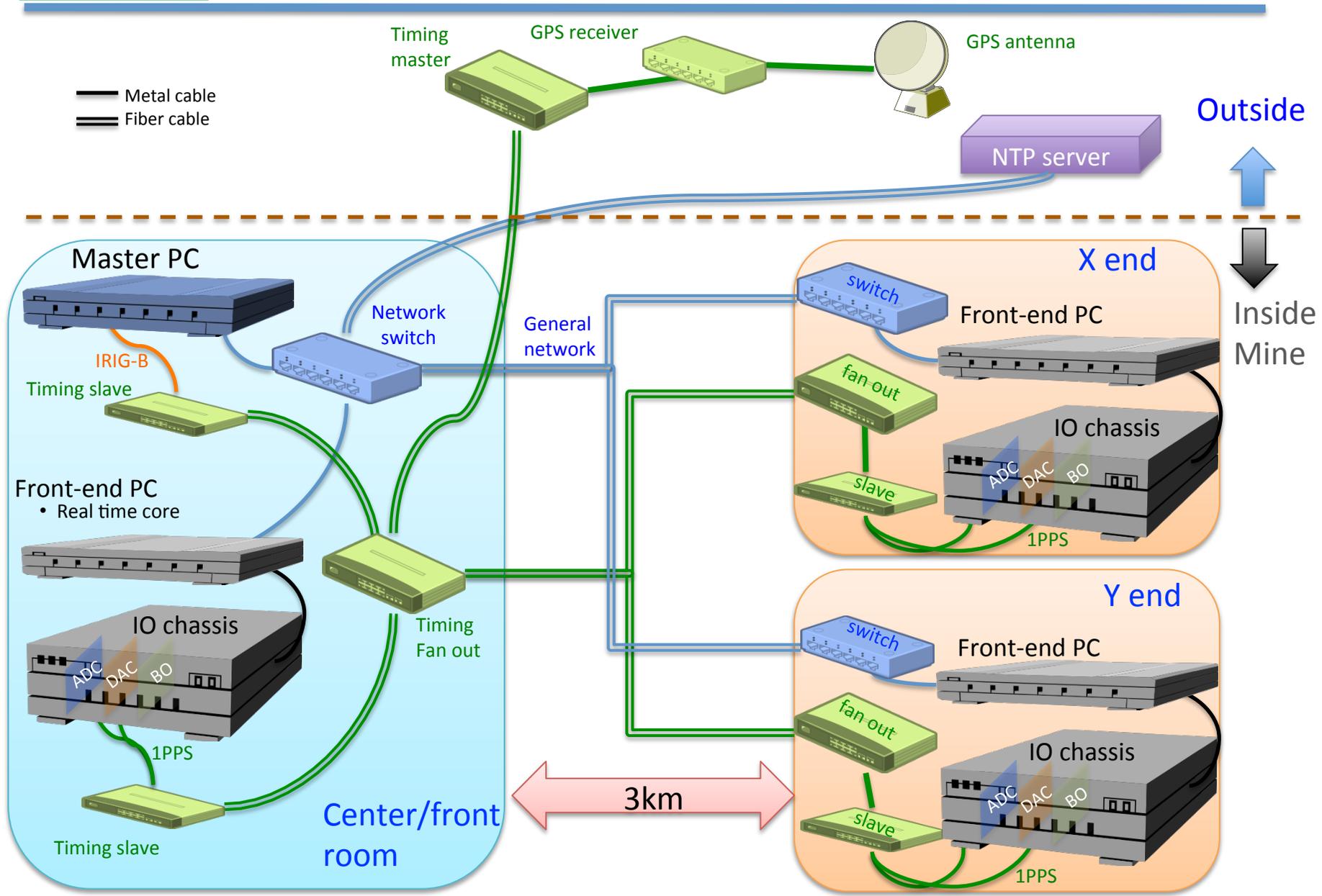
Interferometer SAS etc.



1. **制御信号ネットワーク:** データ量はそれほど多くはないが、制御を壊さない最小の遅延でまわす必要がある
--> Reflective memory: GE (long distance ~km, but slow), Dolphin (fast, but short distance ~100m)
2. **重力波信号ネットワーク:** 重力波到達時間を決定できる精度程度の遅延まで許されるが、膨大なデータ量
--> Myrinet or Open Myrinet (遅延の少ないプロトコル)
3. **ADC/DAC及び計算機間の同期ネットワーク**
--> Master/Slave style timing system

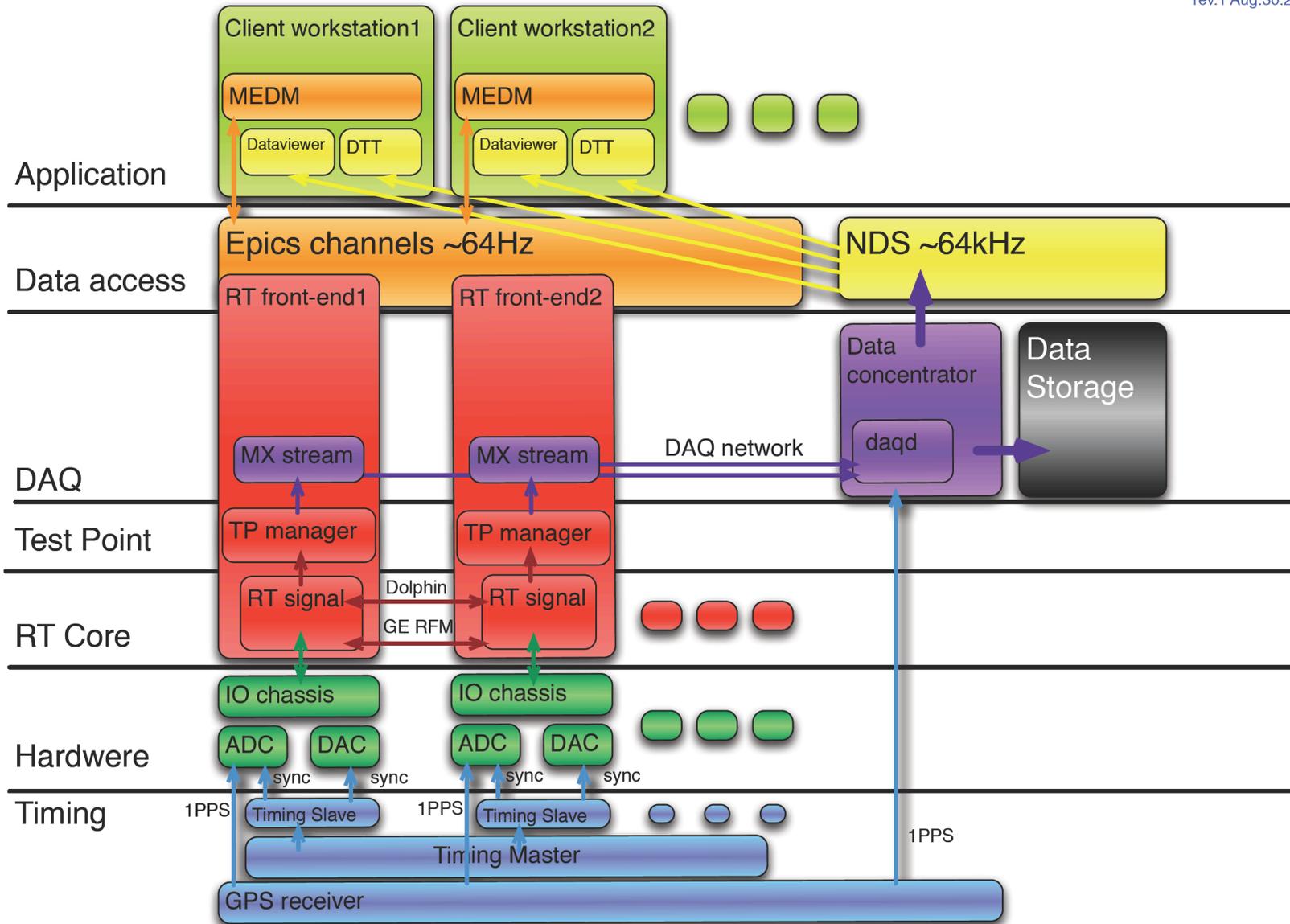


Timing Network



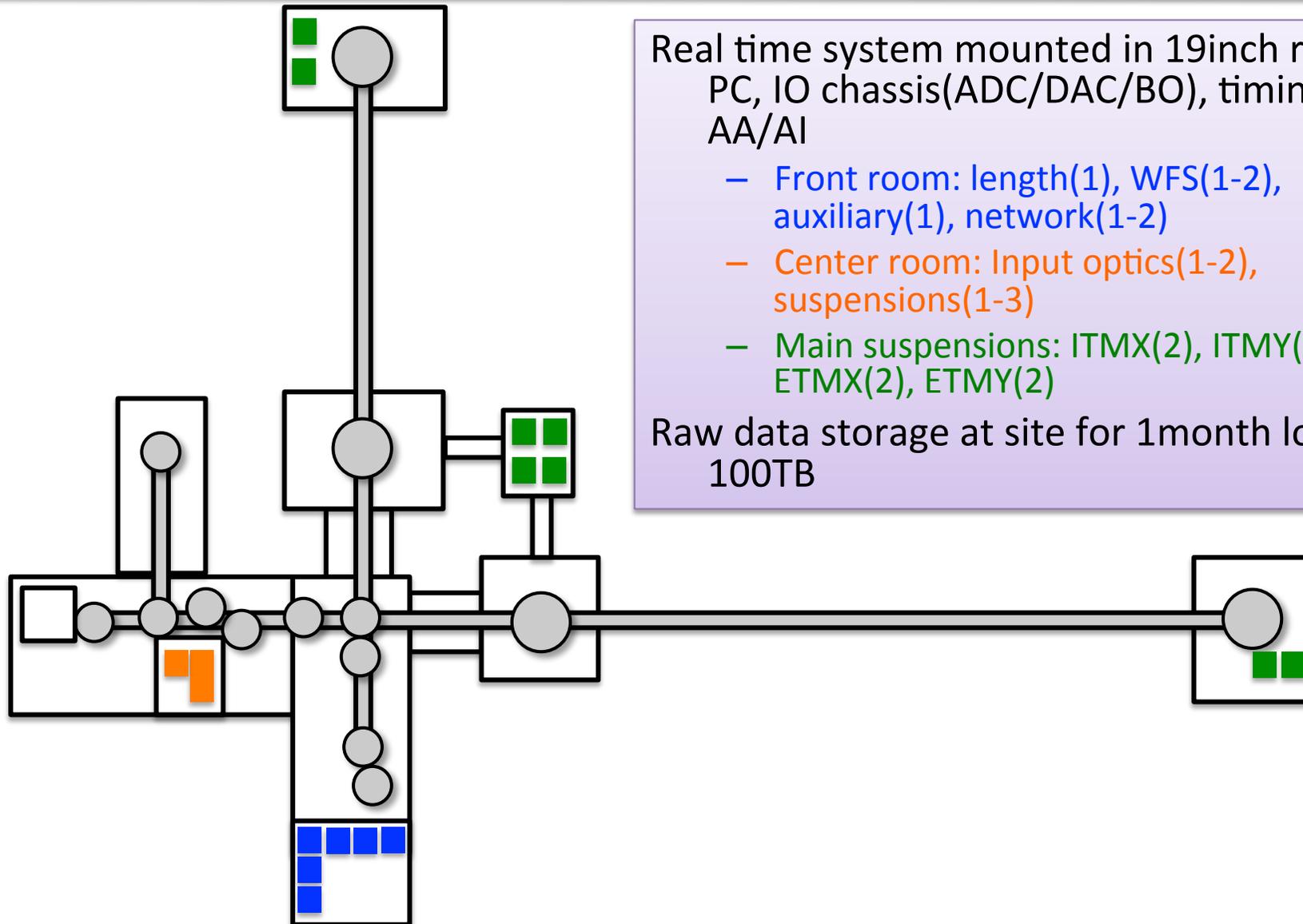
LCGT Digital System Layer Map

JGW-D1100588
rev.1 Aug.30.2011



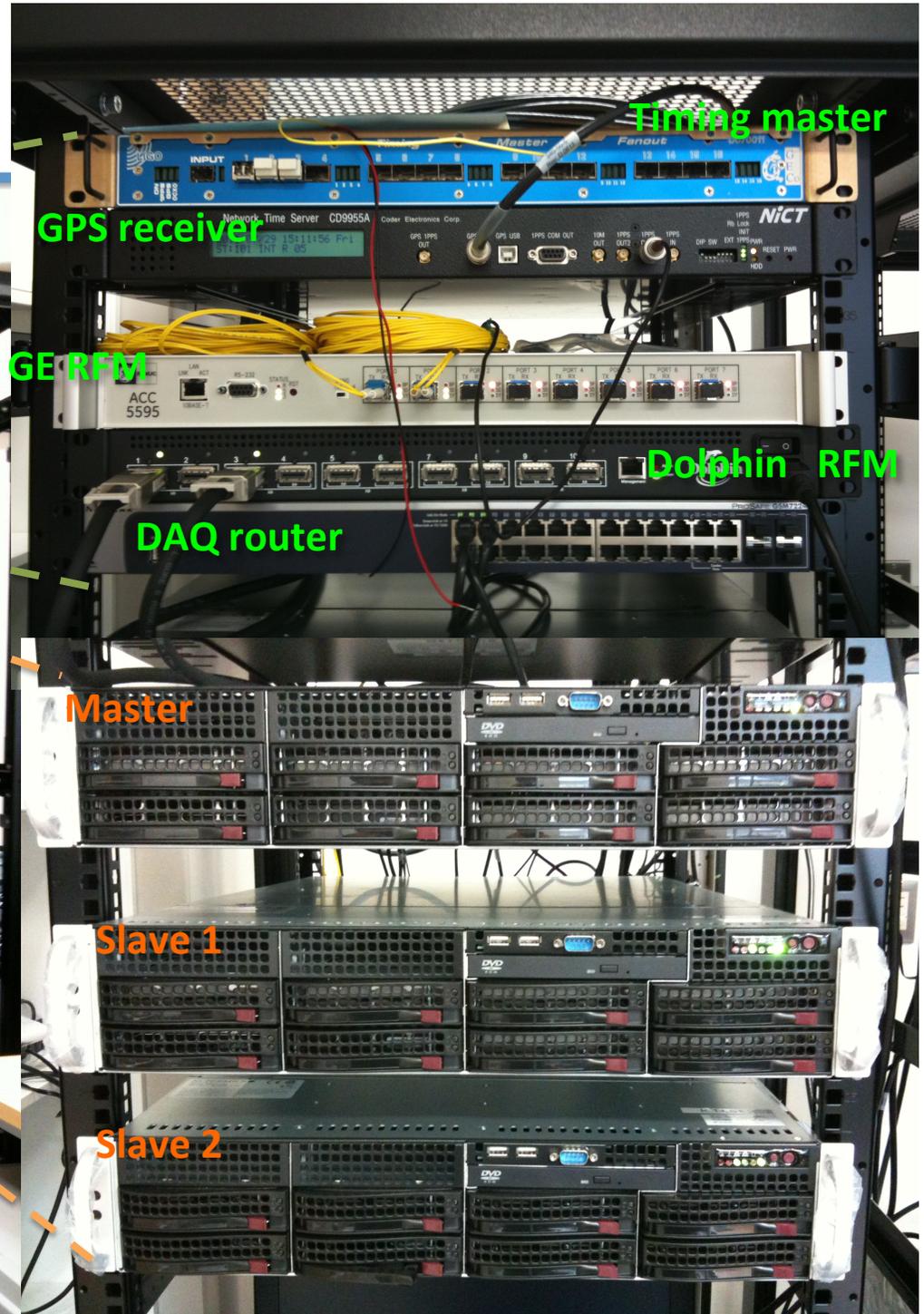


Rack position

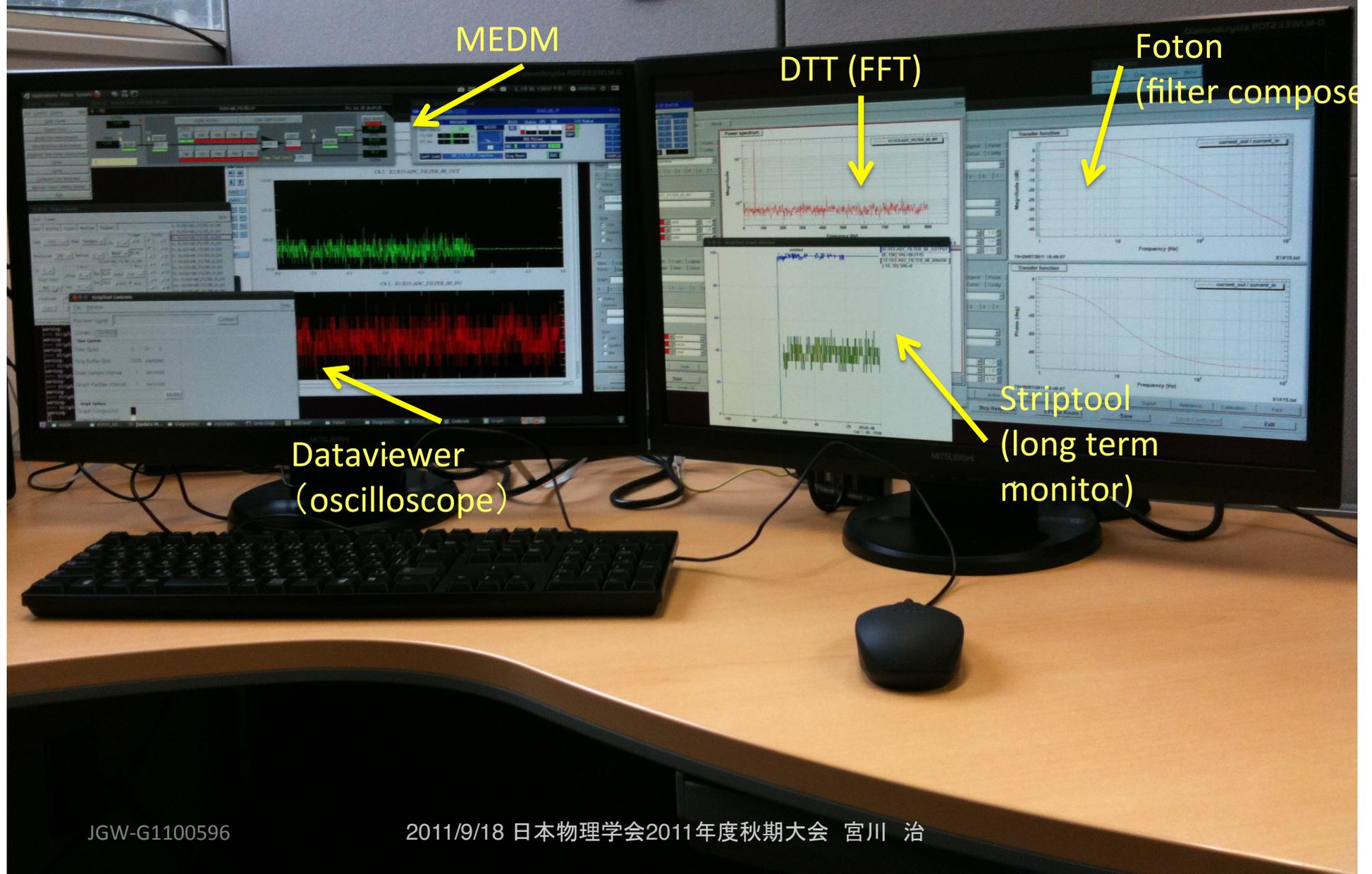




Network test



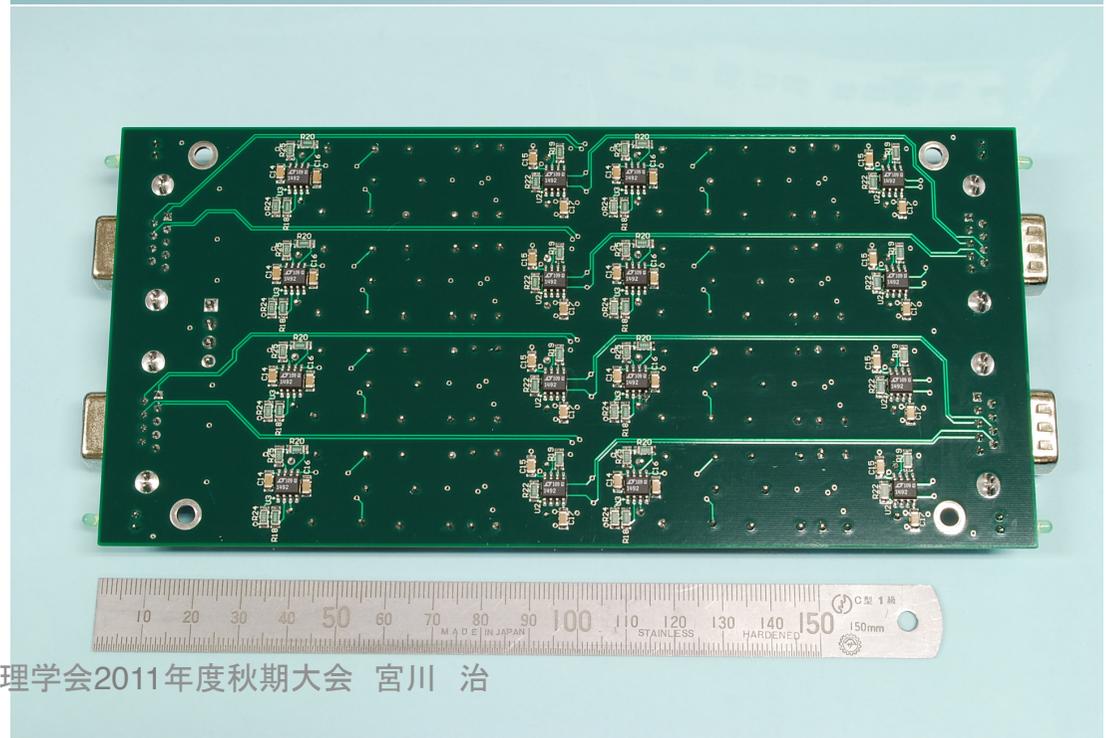
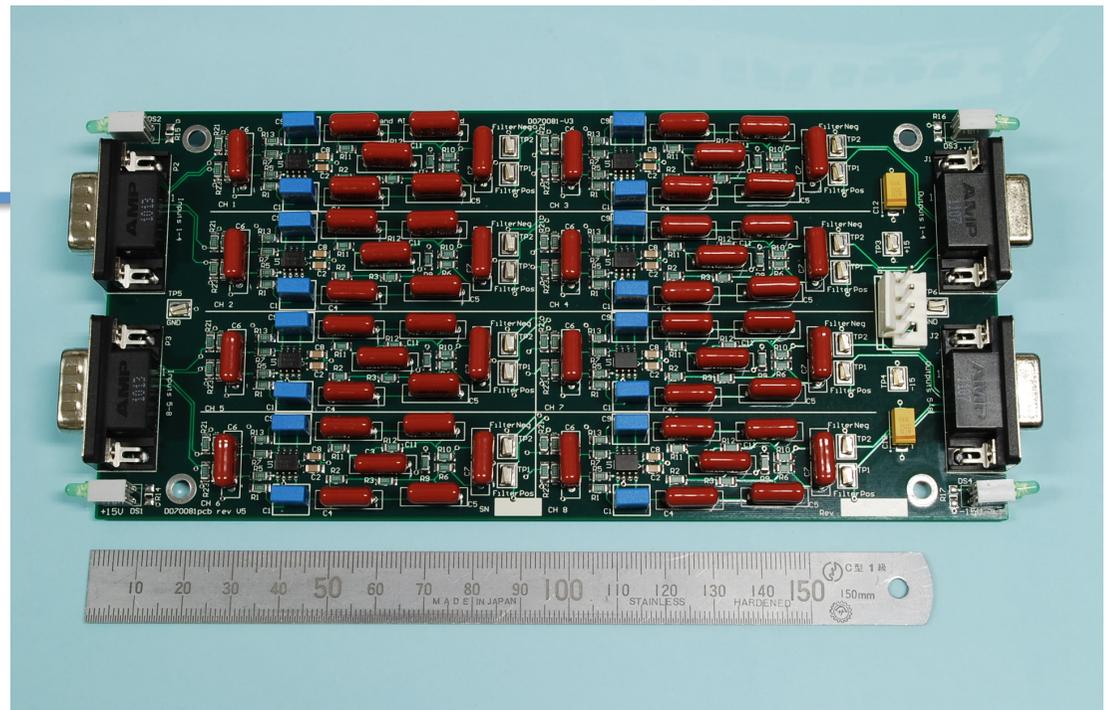
Client system



LCGT AA/AI board

- LIGO designed AA/AI filter boards
 - 8ch differential input (16ch for single) / board
 - 6 layers circuit board

- 大量の回路
 - デザイン
 - 組み立て(電源、箱)
 - 全チャンネルのチェック
 - LCGT全体で合計500枚程度必要





Summary

- 複雑で多数の自由度を持つLCGTでは計算機を用いた柔軟な制御システムが必須である
- 複数台の計算機をネットワークで接続した、リアルタイム制御のためのシステム開発の目処がついた
- デジタル上で開発した技術はコピーが非常に容易であるため、これまで開発した技術もそのままLCGTへと適用できる

- 今後の予定
 - 回路などケーブリングなど多チャンネルを扱う場合の対策
 - 安定性及び冗長性の検証
 - 大型システムへの拡張とLCGTへのインストール